

ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

Publication number: JP6035414

Publication date: 1994-02-10

Inventor: OKUMURA FUJIO

Applicant: NIPPON ELECTRIC CO

Classification:

- international: G02F1/133; G09G3/36; G02F1/13; G09G3/36; (IPC1-7):
G09G3/36; G02F1/133

- European:

Application number: JP19920188518 19920716

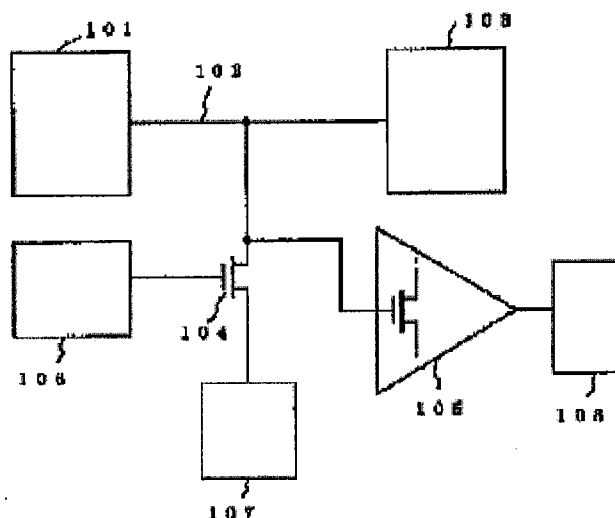
Priority number(s): JP19920188518 19920716

Report a data error here

Abstract of JP6035414

PURPOSE: To obtain a high gradational display by correcting the variance of the output of the data line driving circuit of the active matrix type liquid crystal display device.

CONSTITUTION: A voltage measuring instrument 105 is provided on each data line so as to correct the offset of a signal applied from a sample-hold circuit 101 to an active matrix part 103 through the data line 102 and the device is equipped with a reference voltage generator 107 for calibrating the measuring instrument 105, a controller 106 switching it and an analog switch 104 for reference voltage supply. The measured offset is stored in a memory and a video signal corrected according to it is inputted to the sample-hold circuit 101.



Data supplied from the esp@cenet database - Worldwide

Family list**3** family members for: **JP6035414**

Derived from 2 applications

[Back to JP6035414](#)**1 ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD****Inventor:** OKUMURA FUJIO**Applicant:** NIPPON ELECTRIC CO**EC:****IPC:** *G02F1/133*; *G09G3/36*; *G02F1/13* (+3)**Publication info:** **JP2848139B2 B2** - 1999-01-20**JP6035414 A** - 1994-02-10**2 Active matrix type liquid crystal display and method driving the same****Inventor:** OKUMURA FUJIO (JP)**Applicant:** NIPPON ELECTRIC CO (JP)**EC:** *G09G3/36C8*; *G09G3/36C14A***IPC:** *G09G3/36*; *G09G3/36*; (IPC1-7): *G09G3/30***Publication info:** **US5751279 A** - 1998-05-12

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-35414

(43) 公開日 平成6年(1994)2月10日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5G		
G 0 2 F 1/133	5 5 0	9226-2K		
	5 7 5	9226-2K		

審査請求 未請求 請求項の数7(全10頁)

(21) 出願番号 特願平4-188518

(22) 出願日 平成4年(1992)7月16日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 奥村 藤男

東京都港区芝五丁目7番1号 日本電気株式会社内

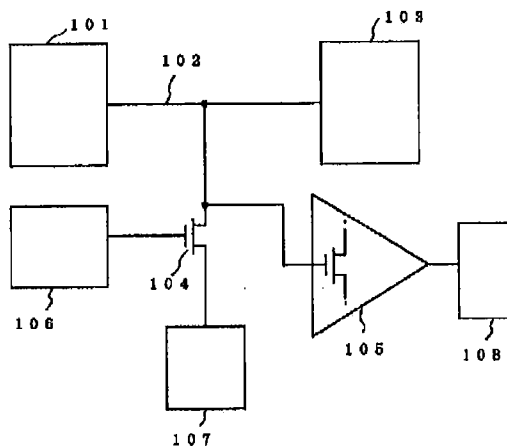
(74) 代理人 弁理士 岩佐 義幸

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置とその駆動方法

(57) 【要約】

【目的】 アクティブマトリクス型液晶表示装置のデータ線駆動回路の出力ばらつきを補正し、高階調表示を得る。

【構成】 アクティブマトリクス部103へサンプルホールド回路101からデータ線102を介して印加される信号のオフセットを補正するため、各データ線に電圧測定器105を設け、更にこの測定器を校正するために参照電圧発生器107とこれをスイッチングするコントローラ106および参照電圧供給用アナログスイッチ104を具備する。測定されたオフセットはメモリに記憶され、これをもとに補正された映像信号がサンプルホールド回路101に入力される。



1

【特許請求の範囲】

【請求項1】2枚の絶縁性基板で挟まれた液晶と、一方の絶縁性基板上に形成され縦横にマトリクス状に配置されたゲート線群およびデータ線群と、ゲート電極がゲート線に、ドレイン電極がデータ線に、ソース電極が画素電極に接続され、ゲート線とデータ線の交差部に設けられた薄膜トランジスタと、ゲート線群に接続されゲートパルスを順次発生するゲート線用駆動回路と、データ線群に接続されデータ線に画像信号を出力するデータ線用駆動回路と、データ線用駆動回路につながる画像信号供給回路と、他方の絶縁性基板上に形成され画素電極との間に液晶を挟むように形成された対向電極とからなるアクティブマトリクス型液晶表示装置において、前記データ線に接続されデータ線の電圧変動を測定する検出回路と、

前記データ線に接続されアナログスイッチと可変電源回路からなり、データ線に参照電圧を供給する参照用電圧供給回路と、少なくとも1走査線の画素数分の電圧変動を記録する記憶装置と、

記憶された電圧を画像信号供給回路の映像信号に重畳する回路とを備えることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】請求項1記載のアクティブマトリクス型液晶表示装置において、検出回路と参照用電圧供給回路が、データ線用駆動回路を備える単数あるいは複数のデータ線駆動用IC内部に備えられていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】請求項1記載のアクティブマトリクス型液晶表示装置において、ゲート線用駆動回路とデータ線用駆動回路と検出回路と参照用電圧供給回路の一部あるいは全部が薄膜トランジスタで形成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項4】請求項1記載のアクティブマトリクス型液晶表示装置の駆動方法であって、

参照用電圧供給回路によって検出回路に電圧を入力し、前記電圧を検出回路で読み取って検出回路の校正を行い、

校正の結果をもとに検出回路を用いてデータ線用駆動回路で発生するオフセットを検出し、

前記オフセットを記憶装置に記憶させ、前記オフセットを画像信号供給回路からの映像信号に重畳することを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項5】請求項4記載のアクティブマトリクス型液晶表示装置の駆動方法において、データ線用駆動回路のオフセットを検出回路で読み取り、その後参照用電圧供給回路により参照電圧を走査し、検出回路の出力が先に読み取った値と同じになる参照電圧を真のオフセットとすることを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

2

【請求項6】請求項4記載のアクティブマトリクス型液晶表示装置の駆動方法において、記憶装置にオフセットをデジタル信号として記憶し、画像信号供給回路も画像信号をデジタル信号として供給し、オフセットと画像信号の合成をデジタル信号で行ってからアナログ信号に変換することを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項7】請求項4記載のアクティブマトリクス型液晶表示装置の駆動方法において、データ線用駆動回路のオフセットの検出を初期の設定時のみでなく、装置電源投入時あるいは温度変化時に行うことを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、各画素に設けた薄膜トランジスタを能動スイッチとするアクティブマトリクス型液晶表示装置とその駆動方法に関する。

【0002】

【従来の技術】図8に従来型のアクティブマトリクス型液晶表示装置のパネル部の等価回路を示す。この例は能動素子として非晶質シリコン薄膜トランジスタを用いたもので、図に示すように、主に画素部803～807とゲート線駆動用IC802とデータ線駆動用IC801とからなっている。画素部の等価回路は一般にデータ線803とゲート線804と非晶質シリコン薄膜トランジスタ805と液晶容量806と対向基板上の対向電極807とからなっている。

【0003】外部から入力される映像信号は、データ線駆動用IC801に入力され、ここで1走査線分サンプルホールド回路に記憶され、ゲート線駆動用IC802が順次ゲート線をアクセスしていく度、一括でデータ線803に出力される。このときアクセスされたゲート線につながっている薄膜トランジスタ805がオン状態となり、液晶容量806に信号が書き込まれることになる。

【0004】一般に液晶表示装置はゲート線、データ線ともかなりの数に上るため、それぞれの駆動用ICは図に示すように複数必要である。例えば、あるパーソナルコンピュータ用のカラーの液晶表示装置では、ゲート線として400本、データ線として1920本必要で、駆動用ICは120出力、190出力程度のものが実用化されているが、データ線だけでも10～20個程度の駆動用ICが必要となる。ゲート用も3、4個必要である。

【0005】データ線駆動用ICは、具体的には図9のような構成となっている。この図は1データ線分の等価回路を示しており、図において、901は映像信号線、902、903はサンプリング用アナログスイッチ、904、905は信号を保持するための容量、906、907はデータ線への出力を選択するためのアナログスイ

ッチ、908はバッファアンプであり、この出力が1本のデータ線909につながっている。910は画素部のゲート線、911は薄膜トランジスタ、912は液晶容量、913は対向電極である。このように2組のサンプルホールド機構を持っている理由は、1走査線分の信号を出力している間に次の走査線分の信号を順次記憶する必要があるからである。

【0006】図9では、アナログスイッチ907がオン状態となっており、容量905に蓄積された信号が出力されている状態を示している。この状態で、次の走査線に対応するデータ線のタイミングの信号が映像信号線901に入ってきたとき、アナログスイッチ902が瞬間的にオン状態となって信号を容量904に取り込む。更に、次の走査線出力のタイミングとなったときは、アナログスイッチ906がオン、アナログスイッチ907がオフとなって出力を切り替えるわけである。以下この動作を繰り返して信号を出力する。

【0007】以上は非晶質シリコン薄膜トランジスタを使った例であるが、薄膜トランジスタとしては多結晶シリコンを用いたものも研究開発、実用化が進んでいる。このトランジスタを用いる理由は、高速動作が可能で、上記ゲート線駆動用IC、データ線駆動用IC等の周辺駆動回路をも薄膜トランジスタで集積化が可能のためである。現状では、ビデオカメラのビューファインダや液晶プロジェクタの液晶ライトバルブに駆動回路一体型で実用化されている。例えば、林ほか、プロシーディング・オブ・ユーロディスプレイ'90 (Proceedings of Eurodisplay'90)、p. 60-63に報告された多結晶シリコン薄膜トランジスタ駆動回路一体型液晶表示装置に記載された回路構成の概略を図10に示す。

【0008】図10において、1001、1002はそれぞれデータ線、ゲート線用の薄膜トランジスタからなる駆動回路、1003はアナログスイッチ群、1004は赤、青、緑の画像信号線、1005は3個一組のアナログスイッチ群1003をオン・オフするゲート線、1006、1007はそれぞれデータ線、ゲート線、1008は画素部を表している。図9と比較するとわかるように、データ線駆動部はサンプルホールド回路ではなく、アナログスイッチのみの構成となっている。つまり、先の例のように1走査線分のデータは一括で書き込まれるのではなく、アナログスイッチがオンする度に順次書き込まれる。

【0009】

【発明が解決しようとする課題】従来技術の問題点は、データ線駆動用ICや薄膜トランジスタ駆動回路の出力オフセットによる映像信号の変動である。上記データ線用駆動ICの最終段のバッファアンプの出力は、現状で±50mVから±150mVの電圧オフセットが存在する。これは主にアンプ自体のオフセットであるが、わず

かにアナログスイッチ群からのフィードスルー雑音によるものもある。このため、出力はこの範囲で揺らぐ。また、上述したように液晶表示装置には、複数の駆動用ICが必要であるが、特にIC毎の変動が大きい。例えば、1つのIC内では±50mVの変動しかなくとも、別のICとでは、ばらつきの規準となる値が異なるため、全体として±150mVの変動になってしまうこともある。

【0010】現在アクティブマトリクス型液晶表示装置によく使われているツイステッド・ネマティック液晶は、しきい値が2V程度、階調制御領域の幅が1~3V程度である。従って、±150mVの変動は、制御できる階調数をわずか3階調から10階調程度の低いものにしてしまう。また、これがゲート線駆動用IC毎に大きく変動して目に見えることになる。具体的には、縦の帯状のパターンが視認されることになる。これに対し、市場の要求値としては、HDTV (High Definition Television) のように256階調も要求するものがあり、このような駆動用ICの性能では、これを達成することは不可能である。

【0011】この問題への対策としてICの選別による電圧オフセットの管理が行われている。しかし、この作業は、選別するためのコストがかかるという問題がある。また、たとえ選別しても通常±50mVに抑えるのがやっとで、階調は10から30程度どまりとなり、要求の256階調とはほど遠い値である。

【0012】多結晶シリコンの場合はさらに状況は厳しい。上述したように多結晶シリコン薄膜トランジスタの駆動回路を集積した従来例では、サンプルホールド回路ではなく、単なるアナログスイッチを用いている。このような構成にしている理由は、画素部の多結晶シリコン薄膜トランジスタ自体、高速動作が可能で信号の取り込みが速いことと、ほとんどの目的がビューファインダのような小型のアクティブマトリクス型液晶表示装置であるため、データ線での信号遅延がなく、特にバッファ増幅器を設けなくとも駆動が可能であるためである。しかし、逆に電圧オフセットの小さい増幅器を形成することが困難であるという理由もある。多結晶シリコン薄膜トランジスタは、単結晶のシリコンウェハ上に形成する通常の電界効果型トランジスタに比べ特性ばらつきが1桁以上大きく、増幅器にしたときのオフセットは、悪い場合には±1Vにもなる。大型のパネルでは増幅器が必須であり、従来方法では階調をとることが非常に困難となっている。

【0013】本発明の目的は、データ線用駆動ICや薄膜トランジスタ駆動回路の出力電圧のオフセットのばらつきが小さく、高階調表示を実現することのできるアクティブマトリクス型液晶表示装置およびその駆動方法を提供することにある。

【0014】

【課題を解決するための手段】第1の発明は、2枚の絶縁性基板で挟まれた液晶と、一方の絶縁性基板上に形成され縦横にマトリクス状に配置されたゲート線群およびデータ線群と、ゲート電極がゲート線に、ドレイン電極がデータ線に、ソース電極が画素電極に接続され、ゲート線とデータ線の交差部に設けられた薄膜トランジスタと、ゲート線群に接続されゲートパルスを順次発生するゲート線用駆動回路と、データ線群に接続されデータ線に画像信号を出力するデータ線用駆動回路と、データ線用駆動回路につながる画像信号供給回路と、他方の絶縁性基板上に形成され画素電極との間に液晶を挟むように形成された対向電極とからなるアクティブマトリクス型液晶表示装置において、前記データ線に接続されデータ線の電圧変動を測定する検出回路と、前記データ線に接続されアナログスイッチと可変電源回路からなり、データ線に参照電圧を供給する参照用電圧供給回路と、少なくとも1走査線の画素数分の電圧変動を記録する記憶装置と、記憶された電圧を画像信号供給回路の映像信号に重畳する回路とを備えることを特徴としている。

【0015】第2の発明は、第1の発明において、検出回路と参照用電圧供給回路が、データ線用駆動回路を備える単数あるいは複数のデータ線駆動用IC内部に備えられていることを特徴としている。

【0016】第3の発明は、第1の発明において、ゲート線用駆動回路とデータ線用駆動回路と検出回路と参照用電圧供給回路の一部あるいは全部が薄膜トランジスタで形成されていることを特徴としている。

【0017】第4の発明は、第1の発明のアクティブマトリクス型液晶表示装置の駆動方法において、参照用電圧供給回路によって検出回路に電圧を入力し、前記電圧を検出回路で読み取って検出回路の校正を行い、校正の結果をもとに検出回路を用いてデータ線用駆動回路で発生するオフセットを検出し、前記オフセットを記憶装置に記憶させ、前記オフセットを画像信号供給回路からの映像信号に重畳することを特徴としている。

【0018】第5の発明は、第4の発明において、データ線用駆動回路のオフセットを検出回路で読み取り、その後参照用電圧供給回路により参照電圧を走査し、検出回路の出力が先に読み取った値と同じになる参照電圧を真のオフセットとすることを特徴としている。

【0019】第6の発明は、第4の発明において、記憶装置にオフセットをデジタル信号として記憶し、画像信号供給回路も画像信号をデジタル信号として供給し、オフセットと画像信号の合成をデジタル信号で行ってからアナログ信号に変換することを特徴としている。

【0020】第7の発明は、第4の発明において、データ線用駆動回路のオフセットの検出を初期の設定時のみでなく、装置電源投入時あるいは温度変化時に行うことを特徴としている。

【0021】

【実施例】次に、本発明の実施例について、図面を参照して説明する。

【0022】図1は、本発明のアクティブマトリクス型液晶表示装置のデータ線用駆動回路のオフセット電圧検出部の一実施例を示す構成図であり、図2は、映像信号補正部の一実施例を示す構成図である。

【0023】図1において、101はデータ線駆動用のサンプルホールド回路、102はデータ線、103はアクティブマトリクス部、104は参照電圧供給用アナログスイッチ、105は電圧測定器、106はアナログスイッチ104のスイッチタイミングコントローラ、107は参照用電圧発生器、108は増幅器を示している。

【0024】一般的なデータ線用駆動回路の終段はサンプルホールド回路101である。サンプルホールド回路101の出力で問題となるのは上記オフセットである。アクティブマトリクス部103に送られる映像信号は、このオフセットにより電圧変動を受ける。

【0025】本実施例では、まず、データ線用駆動回路のオフセットを正確に測定するために、個々のデータ線102に電圧測定器105を設け、これを測定する。ただし、この電圧測定器105自体もオフセットや増幅率ばらつきといった問題があるため、このままでは何の意味も持たない。これを回避するために、本実施例ではデータ線に接続された参照電圧供給用アナログスイッチ104を通して参照用電圧発生器107から参照電圧の供給を受け、電圧測定器105の特性を把握する。すべてのデータ線に対し1個の参照電圧発生器を用いれば、それを絶対的な規準として電圧測定器の校正を行うことができる。

【0026】このようにして校正した電圧測定器を用いれば、オフセットのみならずサンプルホールド回路の伝達歪なども測定可能である。通常は、オフセットの補正程度で十分な階調は得られるが、更に高画質が要求される場合には、これらも補正可能である。

【0027】また、この場合は校正してから測定というプロセスを説明したが、オフセットの測定という意味からは、先に特性のはっきりしない状態の電圧測定器でデータ線のオフセットを読み取って置いて、後から参照電圧を与えて電圧測定器の出力が同じ値となる参照電圧をもってしてオフセットと見なすこともできる。このようにする利点は、電圧測定器の校正データを保存しておく必要がないことである。

【0028】次に、得られたオフセットのデータをもとにこれを補正する。図2において、201は映像信号発生器、202は電圧変動値記憶装置、203はデジタル・アナログ変換器、204は入力抵抗、205は帰還抵抗、206は演算増幅器、207は反転増幅器、208はデータ線用駆動回路を示している。

【0029】映像信号発生器201からの信号と電圧変動値記憶装置202からの信号を合成してデータ線用駆

動回路208に入力する。この場合には、オフセットをデジタル的にしかも負のデータとして記憶し、これをデジタル・アナログ変換器203でアナログ信号に変換し、入力抵抗204、帰還抵抗205、演算増幅器206からなる増幅器で合成している。この合成用の増幅器は反転増幅を行っているので、反転増幅器207で正の信号に戻している。

【0030】オフセットを負のデータとして記憶するのは、合成時に映像信号からオフセット分を引くためである。また、この例では反転増幅器を2段使っているが、映像信号およびオフセットデータを反転させておき、反転増幅器を1段で済ませる構成もある。

【0031】従来はこのような測定技術がなかったために、信号に補正をかけることが困難であった。測定の困難さにはいくつかの要素がある。1つには、配線が非常に高密度であるため測定端子を全データ線に設けることが非常に困難であること、もう1つは、たとえ端子が出せたとしても測定用のプローブの入力インピーダンスの影響で測定精度が落ちてしまうこと、また測定系自体もオフセットを持ち得るということである。

【0032】図3は、データ線駆動用ICの内部にオフセット検出回路を設けた実施例の構成図である。図3において、301は1個のデータ線駆動用ICである。従来型のデータ線用駆動ICは、サンプルホールド回路303を走査するシフトレジスタ302、サンプルホールド回路303のバッファ増幅器304およびデータ線305からなっており、これがゲート線312、薄膜トランジスタ313、液晶容量314、対向電極315からなる画素部に接続されている。従来例の説明で用いた図9は、図3のサンプルホールド回路303、バッファ増幅器304の部分を説明したものである。

【0033】本実施例では、これに参照電圧供給用アナログスイッチ306、電圧測定器307とこれを選択するための論理積回路309等が付加されている。310はシフトレジスタ302からサンプルホールド回路303をコントロールするための信号線群、311は電圧測定器307の選択信号線、316はシフトレジスタ302をコントロールする信号線群、317は映像信号線、318は電圧測定を行うか行わないかを選択するための信号線、319は参照電圧供給用アナログスイッチ306をオン・オフさせるための信号線、320は参照用電源線、321は電圧測定器307の出力線である。

【0034】各バッファ増幅器304から出てくる出力電圧のオフセットの測定手順は、以下の通りである。まず、信号線318の選択信号をオンにし、シフトレジスタ302により選択信号線311に順次オン信号を加えれば、これらが同時にオンとなった部分の論理積回路309がオンとなり、選択用のアナログスイッチ308がオンとなる。これで信号線321に電圧が順次出力される。また、電圧測定器307の校正は、ゲート線319

にゲート信号を加え、参照電圧供給用アナログスイッチ306をオン状態にして、参照用電源320から参照電圧を加えて電圧測定器307の出力を見ることにより行う。

【0035】また、図9で説明したように、サンプルホールド回路303は2系統となっており、もし系統別にオフセットに差が出る場合には、2列分の測定と記憶回路が必要になる。補正も2列別々に行うことになる。

【0036】図4は、オフセット測定部を薄膜トランジスタで構成した場合の実施例の構成図を示している。図4において、401から405は画素部の回路を示している。401はゲート線、402は薄膜トランジスタ、403は液晶容量、404は対向電極、405はデータ線を示している。残りの部分はオフセット測定用の薄膜回路を示している。データ線用駆動回路は、画素部のもう一方の辺付近に形成されており、それは駆動ICであっても薄膜駆動回路であってもかまわない。406は参照電圧供給用アナログスイッチ408をオン・オフさせるための信号線、407は参照用電源線、409は電圧測定回路の電源線、410は電圧測定用の薄膜トランジスタ、411は電圧測定ライン選択用の薄膜トランジスタ、412はこの薄膜トランジスタをブロック毎にオン・オフするためのゲート線、413は電圧測定回路の信号線、414は電流増幅器である。

【0037】この例の特徴は、電圧を薄膜トランジスタに流れる電流で検出していることと、検出部からの配線をマトリクス状にして走査回路を小型化している点である。図4では、説明を簡単にするために信号線数が3の場合を示している。ブロック選択用のゲート線412に薄膜トランジスタ411をオン状態にする電圧を加えると、これにつながった3個の薄膜トランジスタ411がオン状態となる。このとき3個の薄膜トランジスタ410、411および信号線413には、電源線409とデータ線405の電圧に依存した電流が流れる。これを電流増幅器414で検出するわけである。これら3つの回路は同時に動作し、電圧を読み取る。1つのブロックの読み取りが終了したら、このブロックのゲート線412のゲート電圧は下がり、次のブロックのゲート線412に電圧がかかり、上記の動作を繰り返すことによって順次ブロック毎に信号を検出していく。この場合、ゲート線412につながる走査系は、薄膜トランジスタで構成されるシフトレジスタでも良いし、マトリクスにより端子の数を減らしているので外部駆動ICでもよい。また、マトリクスにすることにより測定速度が向上するという利点もある。

【0038】図5も測定回路を薄膜トランジスタで構成した実施例の構成図である。ただし、この場合、データ線用駆動回路は従来の駆動用ICである。図4の例では、データ線用駆動回路は、測定回路に対し画素部の反対側に設けられていたが、この例では同じ側に設けられ

ている。高精細液晶表示装置においては、画素部の両側にデータ線駆動用ICを配置する必要がある、この実施例が有効である。

【0039】図5において、501はアクティブマトリクス基板である。この上に画素部502～506と接続電極507と薄膜トランジスタからなる電圧測定回路508～518が形成されている。502はゲート線、503は画素部の薄膜トランジスタ、504は液晶容量、505は対向電極、506はデータ線である。また、508は電圧測定回路と画素部を切り放すためのアナログスイッチ、509はこれをオン・オフするための信号線、511は参照電圧供給用アナログスイッチ、510は参照電圧供給用アナログスイッチ511をオン・オフさせるための信号線、512は参照電源線、513は電圧測定器、514は電圧測定器を選択するためのアナログスイッチ、515は信号線、516は検出用増幅器、517はシフトレジスタ、518はシフトレジスタ用の制御線群を表している。

【0040】データ線506は接続電極507を介してデータ線用駆動ICに接続される。接続電極507と駆動ICの接続には通常フレキシブルプリント基板が用いられる。この例の特徴は、接続電極507が電圧測定回路に対し画素部側に設けられていることである。これはデータ線506が電圧測定回路上の電源線、信号線等と交差することを避けたものである。これにより不要な容量性の結合によるクロストーク等を避けることができる。

【0041】もう一つの特徴は、電圧測定回路を切り放すアナログスイッチ508を設けたことである。先に説明した容量性結合の排除と併せて、これで完全に電圧測定回路を従来型のアクティブマトリクス基板と独立させることができる。これは電圧測定器513の校正に効果がある。つまり、回路を切り放すことによってデータ線駆動用ICの出力インピーダンスの影響を排除することができるのである。通常アナログスイッチ511を介して参照電圧を供給すれば、データ線の電圧は、強制的に参照電圧になるが、データ線駆動用ICの出力端子の保護を考慮すれば、このような回路の方が望ましい。

【0042】図6は、電圧補正回路の実施例の構成図を示している。図において、601はデジタル化された映像信号を発生する映像信号発生回路、602はオフセットのデータをデジタル的に記憶するメモリ、603はオフセットの分だけ映像信号をシフトする演算装置、604はデジタル・アナログ変換器、605はデータ線駆動用IC、606は画素部、607は測定部、608は検出器、609はアナログ・デジタル変換器である。図2においては、差動増幅器を用いてアナログで映像信号とオフセットを合成したが、この例では、デジタル的な演算をして合成した後、デジタル・アナログ変換をして信号補正を行っている。

【0043】本発明の駆動方法においては、電圧測定器の校正を行いながらオフセットを測定し、測定されたデータをもとに映像信号の校正を行っているが、測定はオフセットの温度や経時変化等が問題にならない場合には、最初の装置の調整時に一回だけ行えばよい。しかし、上記の変動が問題になる場合には、ブランキング期間中を利用して必要に応じて行うことになる。一回だけの測定の場合には、検出器608やアナログ・デジタル変換器609は装置外のものを使い、毎回測定する場合には装置に内蔵となる。

【0044】図7は、従来技術と本実施例の電位ばらつきと比較図である。図7(a)は、非晶質シリコン薄膜トランジスタによるアクティブマトリクスと駆動用ICを用いた従来型のアクティブマトリクス型液晶表示装置のデータ線のオフセットの変動を示している。縦軸は電圧変動、横軸はデータ線の位置である。紙面の関係上全体の一部分のみを示している。図7から明らかなように、1つの駆動用ICの中での変動は小さいが、IC毎の電圧変動は必ずしも小さくない。この例の場合、1つのICでの変動は±30mV、全体では±180mVもあった。これに対し図7(b)は、本実施例を用いてこれを補正したもので、全体にわたってきわめて均一になっていることがわかる。変動量は±5mV以下であった。

【0045】また、図7(c)は、多結晶シリコン薄膜トランジスタを用いた駆動回路一体型の例を示している。この場合は、特に一定のパターンを持たなかったが、ばらつきは大きく±400mVにも達した。図7(d)は、本実施例を用いてこれを補正したもので、この場合でも、先の例と同様±5mV以下に抑えることができた。この結果、この例では200以上の階調が実現でき、本実施例の有効性を確認することができた。

【0046】

【発明の効果】以上説明したように、本発明を用いれば、従来測定が困難であったデータ線駆動用ICや薄膜トランジスタ駆動回路の出力電圧のオフセットを正確に測定することができ、かつそのオフセットを補正することにより、高階調表示のアクティブマトリクス型液晶表示装置を実現することができる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶表示装置のデータ線用駆動回路のオフセット電圧検出部の一実施例を示す構成図である。

【図2】本発明のアクティブマトリクス型液晶表示装置の電圧補正回路の一実施例を示す構成図である。

【図3】本発明のアクティブマトリクス型液晶表示装置のデータ線駆動用ICの内部にオフセット検出回路を設けた実施例の構成図である。

【図4】本発明のアクティブマトリクス型液晶表示装置のオフセット測定回路を薄膜トランジスタで構成した場合

11

合の実施例の構成図である。

【図5】本発明のアクティブマトリクス型液晶表示装置のオフセット測定回路を薄膜トランジスタで構成した場合の他の実施例の構成図である。

【図6】本発明のアクティブマトリクス型液晶表示装置の電圧補正回路の実施例の構成図である。

【図7】従来技術と本発明の実施例による電位ばらつきの比較を示す図である。

【図8】従来型のアクティブマトリクス型液晶表示装置のパネル部の等価回路を示す図である。

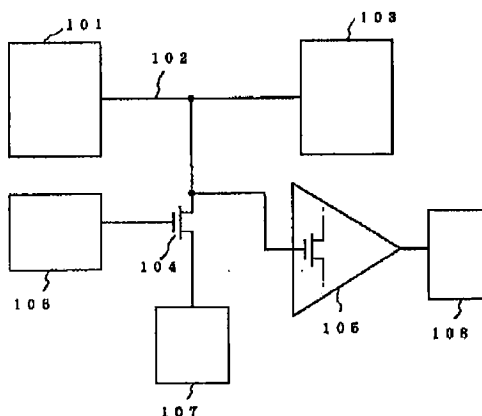
【図9】従来型のアクティブマトリクス型液晶表示装置のデータ線駆動用ICのサンプルホールド回路部の構成図である。

【図10】多結晶シリコン薄膜トランジスタを用いた駆動回路一体型のアクティブマトリクス型液晶表示装置の構成図である。

【符号の説明】

101, 303 サンプルホールド回路
102, 305, 405, 506 データ線
103 アクティブマトリクス部
104, 306, 408, 511 参照電圧供給用アナログスイッチ
105, 307, 513 電圧測定器
106 スイッチタイミングコントローラ
107 参照用電圧発生器
108 増幅器
201 映像信号発生器
202 電圧変動値記憶装置

【図1】



12

203, 604 デジタル・アナログ変換器

204 入力抵抗

205 帰還抵抗

206 演算増幅器

207 反転増幅器

208 データ線用駆動回路

301, 605 データ線駆動用IC

302, 517 シフトレジスタ

304 バッファ増幅器

10 308, 508, 514 アナログスイッチ

309 論理積回路

312, 401, 502 ゲート線

313, 402, 410, 411, 503 薄膜トランジスタ

314, 403, 504 液晶容量

315, 404, 505 対向電極

414 電流増幅器

501 アクティブマトリクス基板

507 接続電極

20 516 検出用増幅器

601 映像信号発生回路

602 メモリ

603 演算装置

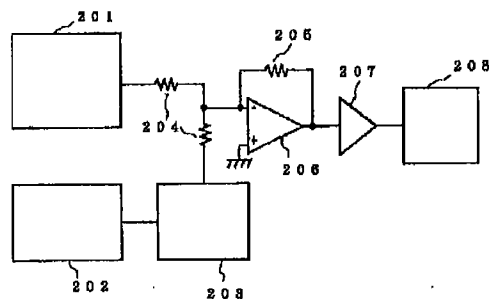
606 画素部

607 測定部

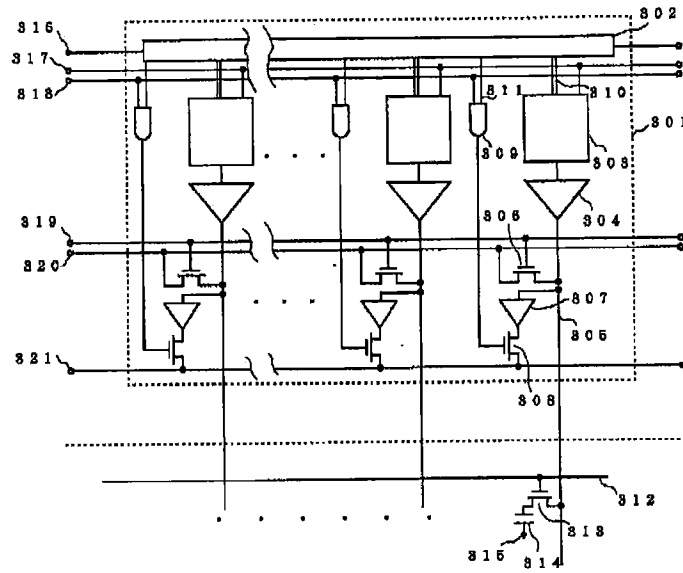
608 検出部

609 アナログ・デジタル変換器

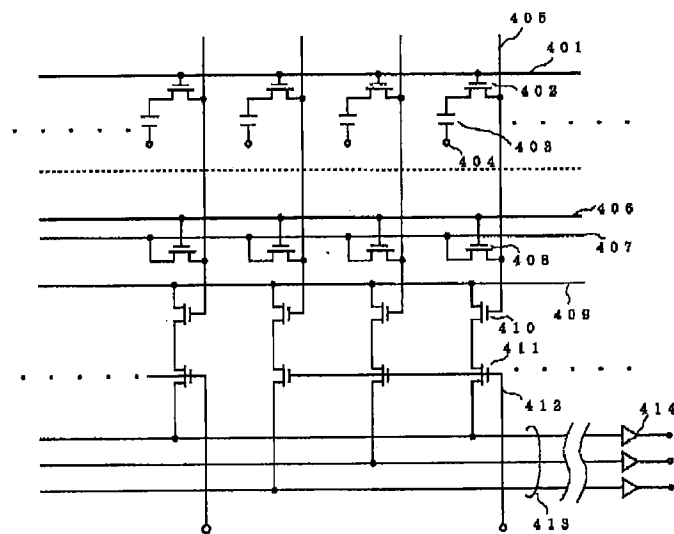
【図2】



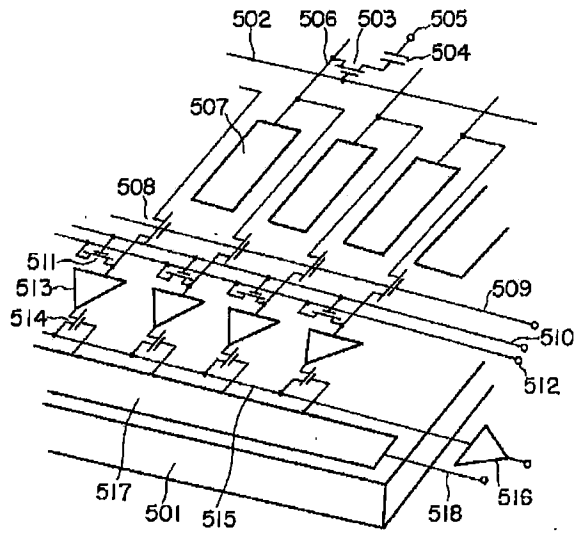
【図3】



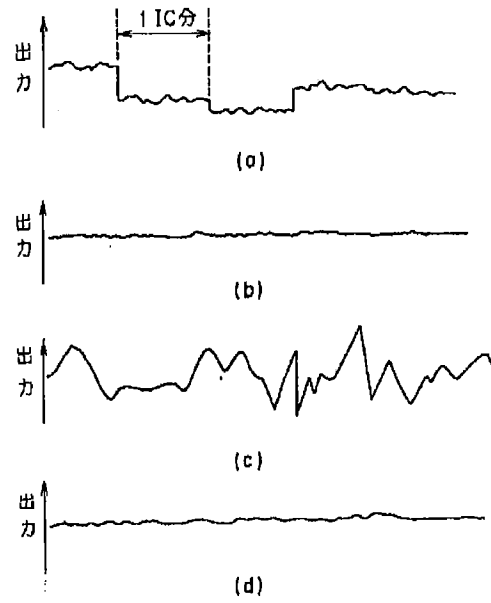
【図4】



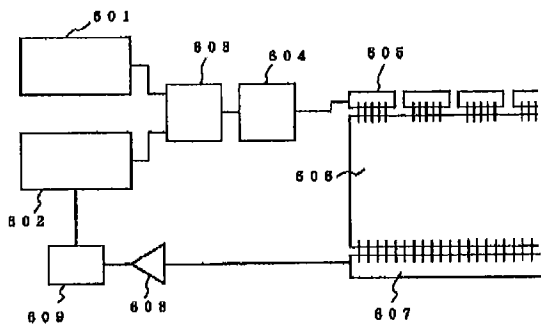
【図5】



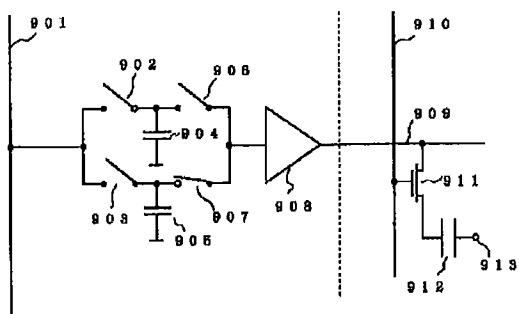
【図7】



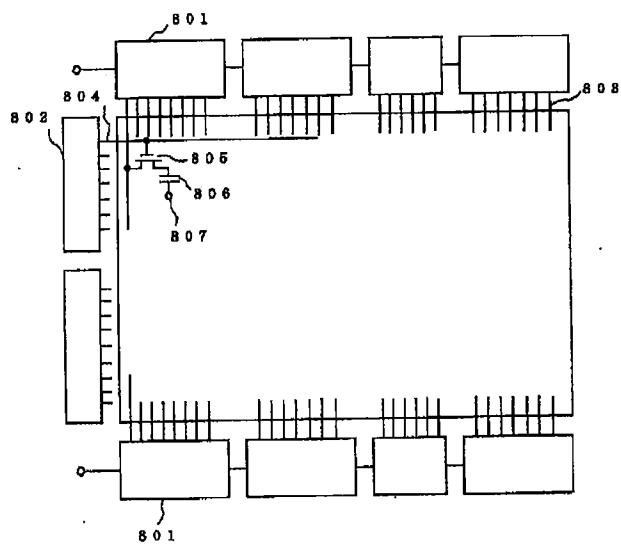
【図6】



【図9】



【図8】



【図10】

